



## Simulacioni model direktne kontrole momenta sa diskretizovanim naponskim intenzitetima<sup>1</sup>

Marko Rosić<sup>2</sup>, Milan Bebić<sup>3</sup>, Nikola Đorđević<sup>3</sup>,  
Miroslav Bjekić<sup>2</sup> i Marko Šućurović<sup>2</sup>

<sup>2</sup>Fakultet tehničkih nauka Čačak, Univerzitet u Kragujevcu, Čačak, Srbija

<sup>3</sup>Elektrotehnički fakultet, Univerzitet u Beogradu, Beograd, Srbija

e-mail [marko.rosic@ftn.kg.ac.rs](mailto:marko.rosic@ftn.kg.ac.rs)

**Rezime:** Ovaj rad opisuje razvojni proces algoritma za direktnu kontrolu momenta sa više naponskih vektora sa ciljem smanjenja ripla momenta kao najveće mane DTC algoritma sa diskretnim naponskim vektorima i prekidačkim tabelama. Ideja i način izbora naponskih vektora različitih intenziteta koji treba da obezbede smanjenje ripla momenta su predstavljeni u 2. delu rada. U 3. delu je detaljno opisan konačan Simulink model predloženog DTC algoritma kao i simulacioni rezultati za različit broj naponskih vektora. Predloženi model algoritma je pogodan za studente koji pohađaju kurseve regulacije elektromotornih pogona. Pomoću ovog simulacionog modela studenti mogu lakše da razumeju principe direktne kontrole momenta. Rezultati eksperimenata predložene DTC metode su predstavljeni u 4. delu, a na kraju rada, izneti su zaključci.

**Ključne reči:** direktna kontrola momenta, diskretizovani naponski intenziteti, simulacija, redukcija ripla momenta, kompenzacija EMS

### 1. UVOD

Direktna kontrola momenta (DTC) od trenutka svog prvog pojavljivanja do danas je prošla kroz mnoštvo modifikacija sa nastojanjem da se eliminišu njene mane od kojih je najvažnija veliki ripl momenta. U algoritmima za direktnu kontrolu momenta koji koriste diskretne naponske vektore, ripl momenta se može smanjiti primenom naponskih vektora sa više intenziteta. Do sad je veliki broj radova objavljen na ovu temu. Na primer, u [1],[2] autori su prezentovali DSVM-DTC algoritam koji koristi tri osnovna naponska vektora u jednom prekidačkom ciklusu. Na ovaj način je moguće definisati veliki broj rezultujućih naponskih vektora, različitih intenziteta i pravaca. Daljim povećavanjem broja naponskih vektora, prekidačka tabela se usložnjava i trajanje proračunskog ciklusa bi trebalo produžiti da bi se izbegla suviše visoka prekidačka frekvencija (primena četiri ili više naponskih vektora u jednom ciklusu). U tom smislu, DSVM-DTC metoda je ograničena u pogledu smanjenja ripla momenta jer broj naponskih vektora u toku jednog prekidačkog ciklusa ne sme da bude veliki. Može se reći da je razvoj konvertora sa više naponskih nivoa pružio mogućnost daljeg

---

<sup>1</sup> Ovaj rad je nastao kao deo istraživanja na projektima TR33016 i TR33024 podržanim od Ministarstva prosvete, nauke i tehnološkog razvoja Republike Srbije

postojanja i razvoja algoritama koji koriste DTC prekidačke table naročito kada se govori o invertorima sa više nivoa i višefaznim pogonima [3],[4],[5]. Uprkos jednostavnosti ovih algoritama, veliki broj dostupnih naponskih vektora može dovesti do problema kompleksnosti prekidačke table. Prekidačka tabela za invertore sa više od tri naponska nivoa postaje vrlo složena, stoga je njena praktična upotreba retka. Kompleksnije strukture invertora sa više nivoa takođe predstavljaju izazove u pogledu njihove konfiguracije i metoda upravljanja.

Sa druge strane, DVI-DTC algoritam (*Discretized Voltage Intensities DTC*) predstavljen u [6] je razvijen za standardni naponski invertor sa dva nivoa. DVI-DTC algoritam zadržava primenu jednostavne, konvencionalne prekidačke table koja definiše pravac jednog od šest osnovnih naponskih vektora. Intenzitet odabranog, osnovnog naponskog vektora je određen greškom momenta odnosno komparatorom momenta. Ovo omogućava raspregnut izbor pravca i intenziteta naponskog vektora. Metoda omogućava jednostavno prilagođenje, čak i automatsku adaptaciju algoritma odnosno predefinisane naponskih vektora u zavisnosti od željenog broja njihovih intenziteta bez izmene osnovne prekidačke table. Osnovna tema ovog rada je predstavljanje simulacionog modela DVI-DTC algoritma u *Matlab/Simulink* okruženju. Simulacija je korišćena pre implementacije algoritma na realni DSP sistem i pomaže studentima da bolje razumeju principe DTC-a. Prvo je opisana osnovna teorija direktne kontrole momenta, a potom je detaljno objašnjen Simulink model predloženog DVI-DTC algoritma. Na kraju rada su predstavljeni rezultati simulacija i eksperimentalni rezultati koji potvrđuju smanjene ripla momenta.

## 2. TEORIJSKA OSNOVA DIREKTNE KONTROLE MOMENTA SA DISKRETIZOVANIM NAPONSKIM INTENZITETIMA

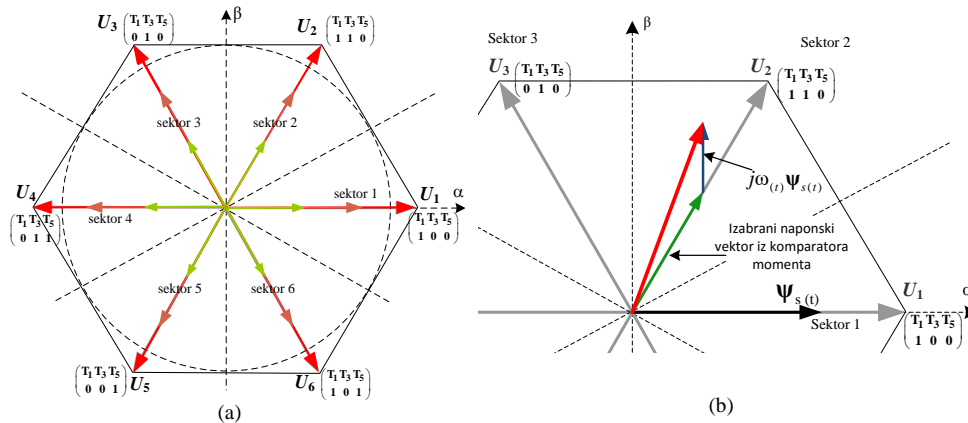
Algoritam konvencionalne DTC [7] se oslanja na upotrebu prekidačke table (Tabela 1) koji obezbeđuje optimalan izbor između šest osnovnih, aktivnih naponskih vektora i dva nulta vektora (Fig.1a) za sledeći prekidački period  $\Delta t$ .

**Tabela 1.** Prekidačka tabela (izbor naponskog pravca)

$S_\psi$	$S_m$		
	1	0	-1
1	$U_{i+1}$	$U_7$ or $U_8$	$U_{i-1}$
-1	$U_{i+2}$	$U_7$ or $U_8$	$U_{i-2}$

DVI-DTC algoritam sa više naponskih intenziteta koristi istu prekidačku tabelu (Tabela 1) za izbor pravca naponskog vektora u zavisnosti od fluksa i momenta ( $S_\psi$  and  $S_m$ ) gde  $i$  označava broj sektora ( $i=1\dots6$ ) u kom se nalazi fluks statora. Izbor intenziteta naponskog vektora zavisi od vrednosti greške momenta i određen je odgovarajućim višestepenim komparatorom momenta.

Sl. 1a pokazuje tri definisana intenziteta naponskih vektora koristeći PWM, čiji izbor zavisi od greške momenta. Uvođenjem većeg broja naponskih intenziteta, ripl momenta može biti značajno smanjen. Odziv momenta umnogome zavisi od intenziteta indukovane EMS koja dovodi do pojave greške momenta u stacionarnom stanju u zavisnosti od brzine motora. Uticaj EMS na DVI-DTC algoritam je analiziran u [8]. Da bi se eliminisao negativan uticaj indukovane EMS, potrebno je dodati odgovarajući napon (Sl. 1b) koji će kompenzovati njen uticaj na grešku momenta u stacionarnom stanju.

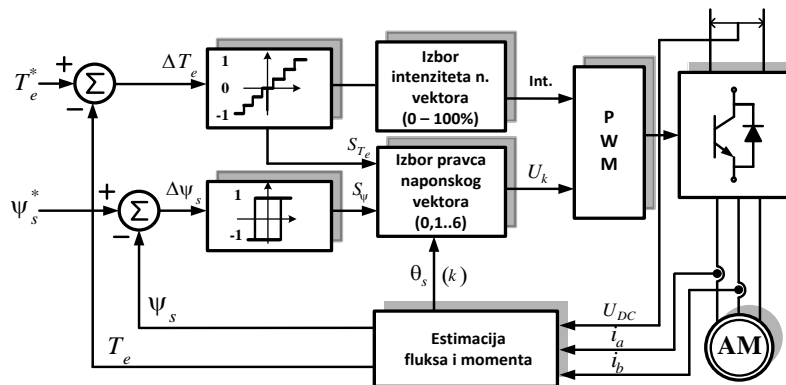


Slika 1. Definirani diskretizovani naponski intenziteti (a) i rezultujući naponski vektor uz kompenzaciju EMS (b)

### 3. SIMULINK MODEL DVI-DTC ALGORITMA

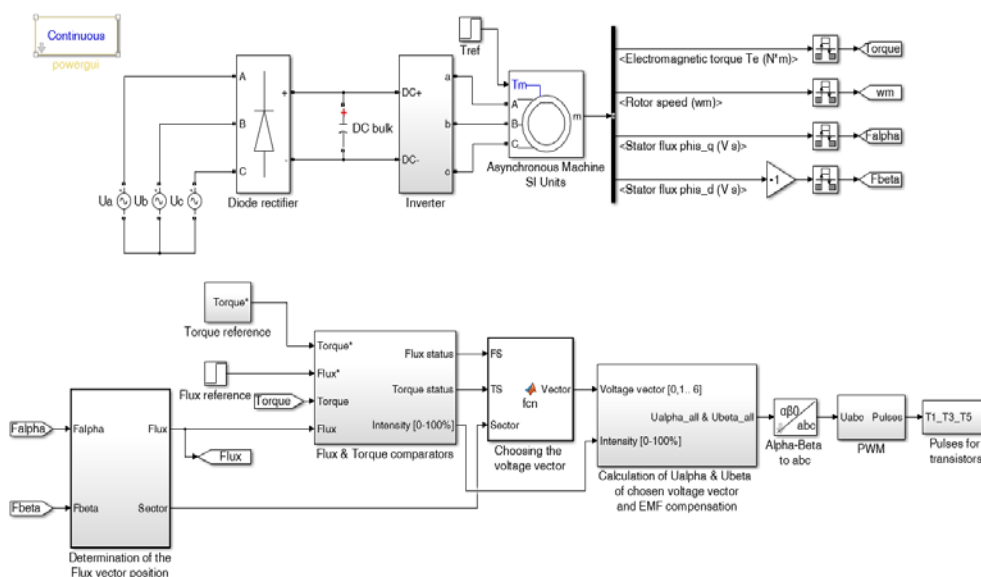
Modelovanje i simulacija algoritama upravljanja su jako važni. Simulacija nam dozvoljava da testiramo i ispitamo razvijene algoritme pre implementacije u DSP sisteme u realnom vremenu [9]. Takođe, simulacije su veoma korisne prilikom učenja oblasti upravljanja i regulacije elektromotornih pogona [10].

Pojednostavljena blok šema predloženog DVI-DTC algoritma je predstavljena na Sl. 2. Kao što je već bilo pomenuto, izbor pravca naponskog vektora (dva nulta i šest aktivnih vektora) određen je izlazima konvencionalnog komparatora fluksa sa dva nivoa i višestepenog komparatora momenta. Izbor intenziteta naponskog vektora određen je vrednošću greške momenta  $\Delta T_e$ .



Slika 2. Blok šema DVI-DTC algoritma

Simulacioni model predloženog DVI-DTC algoritma je napravljen u *Matlab/Simulink* okruženju a kompletan model je prikazan na Sl. 3.



Slika 3. Simulacioni model DVI-DTC algoritma u Matlab/Simulink-u

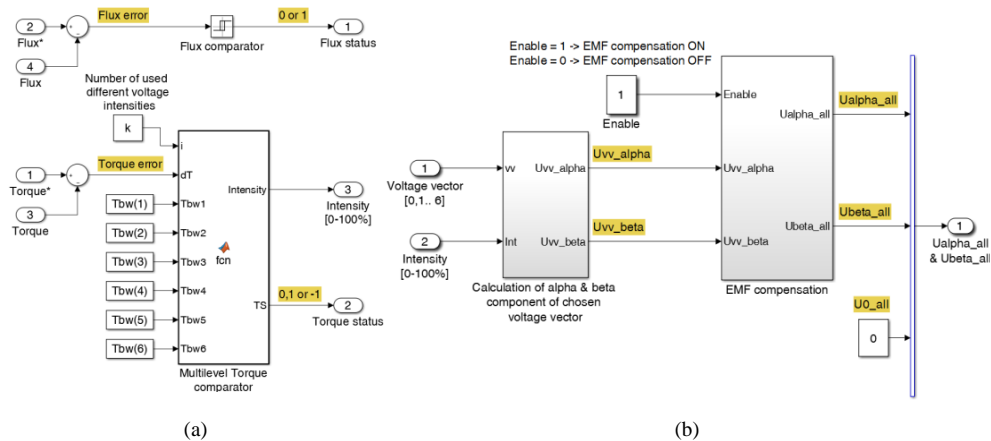
Energetski deo (trofazni mrežni napon, diodni ispravljač, kondenzator jednosmernog međukola, invertor i asinhroni motor) je modelovan korišćenjem *Sim Power Systems* i prikazan je u gornjem delu Sl. 3. Izlazni blok matematičkog modela asinhronog motora, obezbeđuje vrednosti momenta, brzine,  $\alpha$  i  $\beta$  komponente fluksa statora pa su u daljem modelovanju korišćene ove vrednosti i nije bilo potrebno računati ih posebno. Ovo uprošćavanje modela se može opravdati time što estimacija fluksa, momenta i brzine motora nije tema ovog rada. Osim toga, svi estimeri prikazani u [11], [12], [13] nude dovoljno tačne rezultate uz adekvatno poznavanje parametara motora. Uticaj devijacije parametara i nesigurnost merenja su bili tema mnogih radova [14], [15], sa jasnim preporukama za korišćenje u realnim sistemima.

Predloženi algoritam kontrole je predstavljen na dnu Sl. 3. Prvi podsistem (s leva nadesno) računa moduo i argument statorskog fluksa. Na osnovu argumenta fluksa se određuje sektor (1 do 6, kao što je predstavljeno na Sl. 1a) u kome se nalazi vektor statorskog fluksa.

Sljedeći podsistem prikazan na Sl. 3 sadrži dvostepeni (konvencionalni) komparator fluksa i višestepeni komparator momenta. Ulazne vrednosti podsistema su referentne i izračunate vrednosti momenta i fluksa. Komparatori fluksa i momenta su predstavljeni na Sl. 4a. Ulazna vrednost za komparator fluksa je greška fluksa. Ulazna vrednost višestepenog komparatora momenta je greška momenta, broj definisanih različitih naponskih intenziteta ( $k$ ) i granice komparatora (u ovom konkretnom slučaju za  $k=6$  naponskih vektora, granice komparatora momenta su od  $T_{bw}(1)$  do  $T_{bw}(6)$ ). Inicijalna skripta (M-file) automatski određuje ograničenja komparatora momenta za željeni broj naponskih intenziteta pre startovanja simulacije. M-file dozvoljava korisniku da izabere različit broj naponskih intenziteta ( $k=1 \dots 6$ ) koji su predstavljeni na Sl. 1a (slučaj sa tri naponska intenziteta). Izlazne vrednosti komparatora fluksa (*Flux status*) mogu biti ili 0 (zahtev za smanjenjem) ili 1 (zahtev za povećanjem fluksa). Izlazne vrednosti komparatora momenta su intenzitet primenjenog

naponskog vektora i *Torque status* (status momenta). U slučaju korišćenja 4 različita naponska intenziteta, algoritam bira 25%, 50%, 75% ili 100% izabranog naponskog vektora i *Torque status* koji ima vrednost -1 (zahtev da smanji), 0 (da zadrži) ili 1 (da poveća moment).

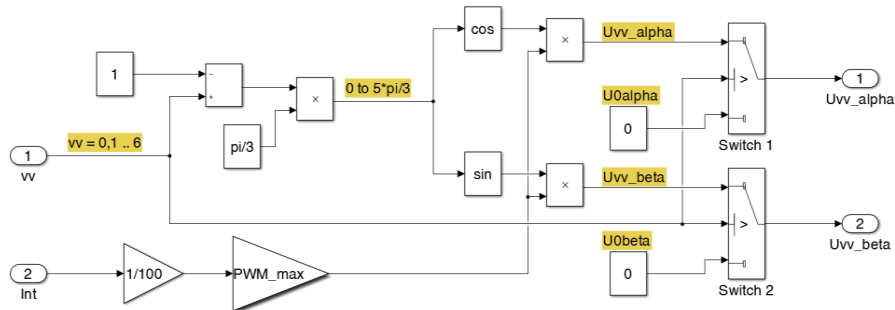
Na osnovu statusa fluksa i momenta, i sektora u kom se nalazi vektor fluksa bira se odgovarajući naponski vektor prikazan sa blokom *Choosing the voltage vector* na Fig. 3.



**Figura 4.** Komparatori fluksa i momenta (a) i računanje  $U_{\alpha}$  i  $U_{\beta}$  izabranog naponskog vektora sa kompenzacijom EMS (b)

Sledeći podsistem prikazan na Sl. 3 je *Calculation of  $U_{\alpha}$  &  $U_{\beta}$  of chosen voltage vector* i *EMF compensation*. Unutrašnjost ovog podsistema je prikazana na Fig. 4b. Ona sadrži dva podsistema: *Calculation of alpha & beta component of chosen voltage vector* (Sl. 4a) i *EMF compensation* (Sl. 4b)).

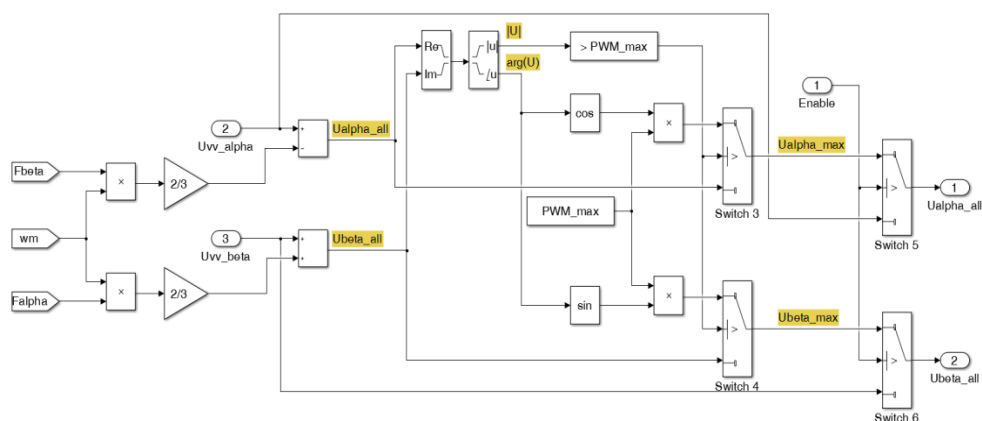
Prvi podsistem računa  $\alpha$  i  $\beta$  komponente izabranog naponskog vektora ( $U_{vv\_alfa}$  i  $U_{vv\_beta}$ ), kao što je prikazano na Sl. 5. Ukoliko naponski vektor nije nulti napon, prekidači (*Switch 1* i *Switch 2*) propuštaju gornje ulaze ( $U_{vv\_alfa}$  i  $U_{vv\_beta}$ ) respektivno, ali ukoliko je naponski vektor nula, prekidači propuštaju donje ulaze ( $U0\_alfa=0$ ,  $U_{vv\_beta}=0$ ).



**Sl. 5.** Podsistem računanja alfa i beta komponenti izabranog naponskog vektora

Na Fig. 6 je predstavljena kompenzacija EMS. Ulazne vrednosti podsistema su prethodno

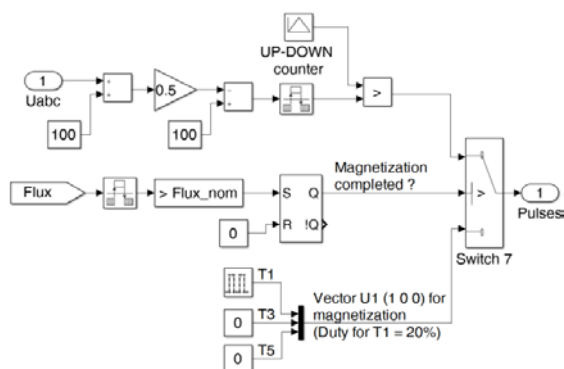
izračunate  $\alpha$  i  $\beta$  komponente izabranog naponskog vektora ( $U_{vv\_alfa}$  i  $U_{vv\_beta}$ ), procenjene vrednosti  $\alpha$  i  $\beta$  komponenti vektora statora fluksa ( $F_{alfa}$  i  $F_{beta}$ ) i ugaona učestanost ( $\omega_m$ ) – brzina motora. Rezultati množenja  $\alpha$  i  $\beta$  komponenti statorskog fluksa sa ugaonom frekvencijom su oduzeti odnosno sabrani sa prethodno izračunatim  $\alpha$  i  $\beta$  naponskim komponentama kao što je i predstavljeno na Sl. 6. Na ovaj način su određene  $\alpha$  i  $\beta$  komponente ( $U_{alpha\_all}$  i  $U_{beta\_all}$ ) rezultujućeg naponskog vektora (Sl. 1b). Ako bi moduo rezultujućeg naponskog vektora bio veći od dozvoljenog maksimuma ( $PWM\_max$ ), prekidači 3 i 4 propuštaju gornje ulazne vrednosti ( $U_{alpha\_max} = PWM\_max \cdot \cos(\arg(U))$ ) i  $U_{beta\_max} = PWM\_max \cdot \sin(\arg(U))$ ), u suprotnom propuštaju  $U_{alpha\_all}$  i  $U_{beta\_all}$ . Ovaj podsistem takodje sadrži i logički ulaz ( $Enable$ ) koji omogućava kompenzaciju EMS (prekidači 5 i 6 propuštaju nove izračunate  $\alpha$  i  $\beta$  komponente naponskog vektora koji bi bio primenjen u slučaju kada je logički ulaz  $Enable$  aktivan, u suprotnom kompenzacija EMS nije aktivna).



Sl. 6. Podsistem kompenzacije EMS

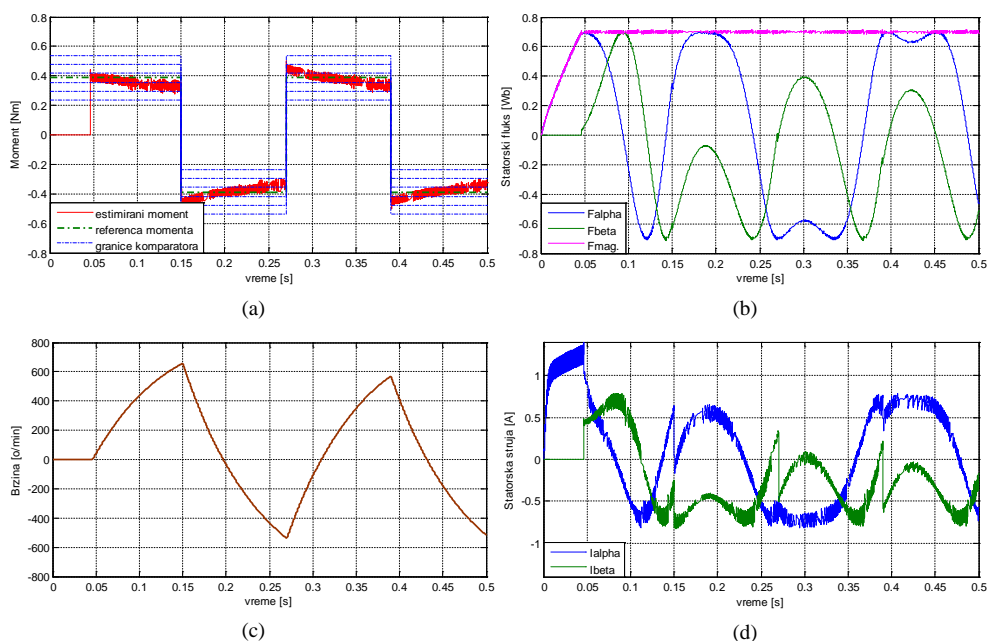
Nakon određivanja  $\alpha$  i  $\beta$  komponenti naponskog vektora koji bi trebalo da bude primenjen, neophodno je transformisati ih u trofazni  $abc$  sistem i modulisati ih pomoću PWM jedinice, kao što je predstavljeno na Fig. 7. PWM podsistem takođe sadrži deo odgovoran za magnećenje mašine. Magnećenje se postiže primenom aktivnog vektora  $U_1$  (tranzistor invertora T1 uključen je 20% vremena prekidačkog ciklusa, tranzistori T3 i T5 su isključeni; stanja T2, T4 i T6 tranzistora su invertovani statusi tranzistora T1, T3 i T5, respektivno) dok statorski fluks ne dostigne svoju referentnu vrednost.

Kada statorski fluks dostigne svoju navedenu referentnu vrednost,  $Switch 7$  propusta gornje ulazne vrednosti (PWM pulseve).



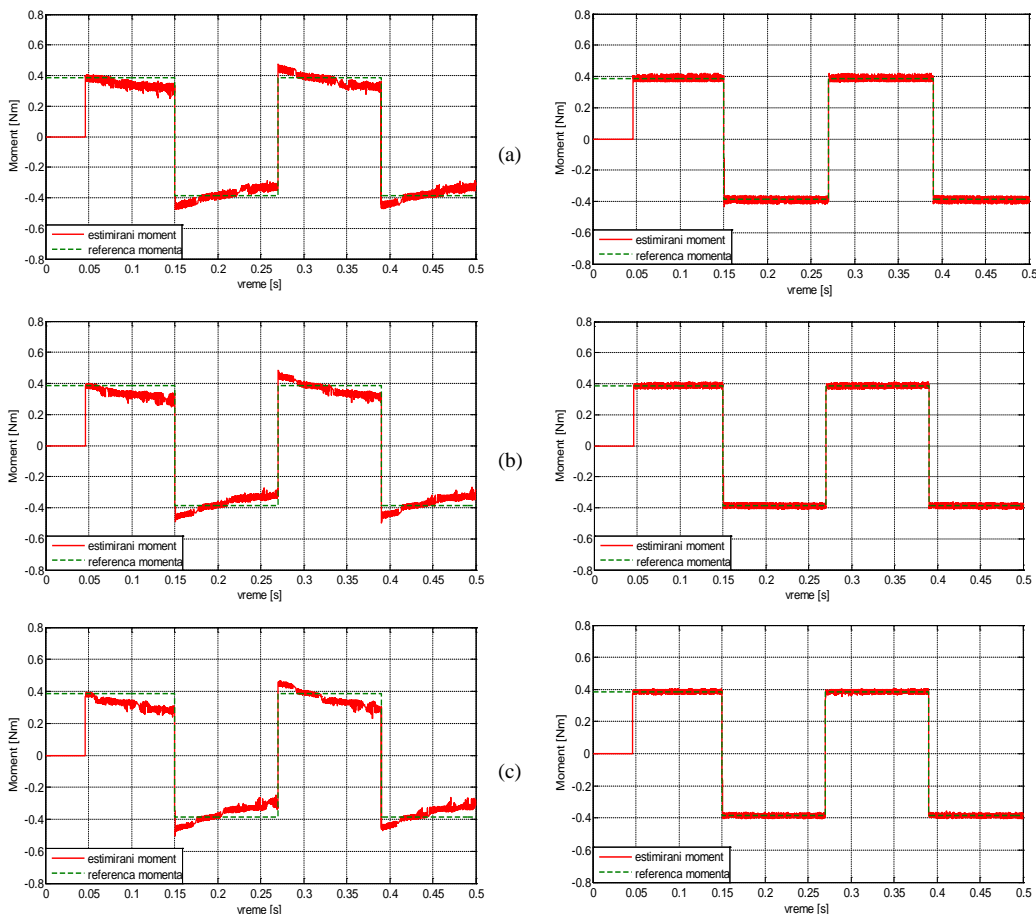
Sl. 7. PWM podsistem

Da bi se potvrdila efikasnost DVI-DTC algoritma kod redukcije ripla momenta, simulacije su obavljene za slučaj sa samo 3 različita aktivna naponska intenziteta. Simulacije su izvršene sa neopterećenim motorom. Referentna vrednost momenta je podešena na  $\pm 0.3$  p.u. ( $\pm 0.387$  Nm) sa cikličnom promenom na svakih 0.12 s. Uticaj EMS nije kompenzovan. Rezultati simulacija su predstavljeni na Sl. 8. gde je dat odziv estimiranog momenta, zajedno sa referentnim momentom i odgovarajućim granicama komparatora. Sl. 8b predstavlja estimirani statorski fluks i njegove  $\alpha$  i  $\beta$  komponente. Brzina motora je data na Sl. 8c, a  $\alpha$  i  $\beta$  komponente statorske struje su prikazane na Sl. 8d. U svakom slučaju, Sl. 8a prikazuje značajan uticaj EMS na moment što dalje rezultuje statičkom greškom odnosno odstupanjem momenta od njegove referentne vrednosti pri visokim brzinama.



Sl. 8. Estimirani moment (a), statorski fluks (b), brzina (c) i struje statora (d), predloženog DVI-DTC algoritma za 3 naponska intenziteta bez kompenzacije EMS

U cilju potvrde redukcije ripla momenta kao i daleko kvalitetnijeg odziva momenta na zadatu referencu u slučaju kompenzacije EMS, DVI-DTC je testiran za 4, 5 i 6 naponskih intenziteta sa i bez kompenzacije EMS. Rezultati su predstavljeni na Sl. 9. i potvrđuju značajno smanjenje ripla momenta sa povećanjem broja raspoloživih naponskih intenziteta.



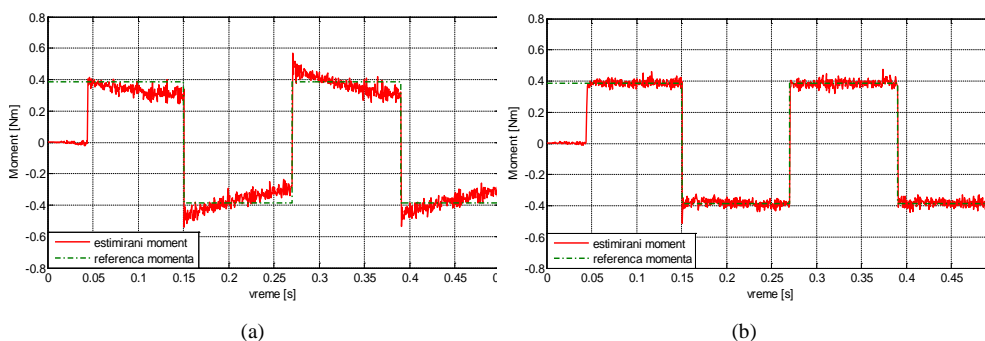
**Sl. 9.** Odziv momenta sa 4 (a), 5 (b) i 6 (c) naponskih intenziteta (rezultati simulacija) bez kompenzacije EMS (levo) i sa kompenzacijom EMS (desno)

#### 4. EKSPERIMENTALNI REZULTATI

Predloženi DVI-DTC algoritam je implementiran i testiran na Technosoft MSK2812 DSP platformi koju čini ACPM 750W invertorski modul i TMS320F2812 digitalni procesor. Detaljan opis postavke eksperimenta i rezultata eksperimenta sa smanjenim riplom momenta u zavisnosti od broja definisanih naponskih intenziteta se mogu naći u [6].

Eksperimentalni rezultati dobijeni pod istim uslovima kao i prilikom simulacija su prikazani na Sl. 10. Detaljan opis estimatora fluksa i momenta su dati u [16].





**Sl. 10.** *Odziv momenta sa 5 naponskih intenziteta (rezultati eksperimenta) bez kompenzacije EMS (a) i sa kompenzacijom EMS (b)*

Rezultati eksperimenata potvrđuju rezultate dobijene simulacijom kao i značajno smanjenje ripla momenta sa povećanjem broja različitih naponskih intenziteta.

## 5. ZAKLJUČAK

Ovaj rad predstavlja simulacioni model DVI-DTC metode kontrole sa više diskretizovanih naponskih intenziteta. Teorijske osnove konvencionalne DTC i DVI-DTC su prikazane na početku rada. Na osnovu teorijske pozadine su dalje predstavljeni simulacioni model i najznačajniji rezultati simulacija. Rezultati pokazuju značajno smanjenje ripla momenta kod DVI-DTC metode kako se broj definisanih, diskretizovanih naponskih intenziteta povećava. Predstavljeni eksperimentalni rezultati dobijeni na MSK2812 DSP platformi potvrđuju rezultate simulacija. Razvoj i testiranje algoritama najpre simulacijom pre eksperimentalne verifikacije pruža bolji uvid i razumevanje sistema i olakšava projektovanje celokupnog algoritama upravljanja. Simulacioni model nam dozvoljava da testiramo algoritam DTC kontrole u različitim radnim uslovima i da predvidimo ponašanje sistema u kritičnim radnim tačkama. Ovo je naročito važno u postupku predviđanja potencijalnih problema i pronalaženju odgovarajućih rešenja tokom razvoja sistema. Takođe, razvoj i testiranje DTC algoritma u simulacionim uslovima pruža studentima mogućnost boljeg razumevanja principa DTC tokom izučavanja kurseva regulacije elektromotornih pogona. Osim toga, ovakve simulacije u inženjerstvu obezbeđuju siguran prostor za testiranje i unapređenje algoritama kontrole pre njihove praktične implementacije na realne DSP sisteme.

## ZAHVALNICA

Ovaj rad je nastao kao deo istraživanja na projektima TR33016 i TR33024 podržanim od Ministarstva prosvete, nauke i tehnološkog razvoja Republike Srbije.

## REFERENCE

- [1] D. Casadei, G. Serra, and A. Tani, "Improvement of direct torque control performance by using a discrete SVM technique," *PESC 98 Rec. 29th Annu. IEEE Power Electron. Spec. Conf. (Cat. No.98CH36196)*, vol. 2, pp. 997–1003, 1998.
- [2] D. Casadei, G. Serra, and K. Tani, "Implementation of a direct control algorithm for induction motors based on discrete space vector modulation," *IEEE Trans. Power Electron.*, vol. 15, no. 4, pp. 769–777, 2000.

- 
- [3] F. Betin, G. A. Capolino, D. Casadei, B. Kawkabani, R. I. Bojoi, L. Harnefors, E. Levi, L. Parsa, and B. Fahimi, "Trends in electrical machines control: Samples for classical, sensorless, and fault-tolerant techniques," *IEEE Ind. Electron. Mag.*, vol. 8, no. 2, pp. 43–55, 2014.
- [4] A. Damiano, G. Gatto, I. Marongiu, and A. Perfetto, "An improved multilevel DTC drive," in *PESC Record - IEEE Annual Power Electronics Specialists Conference*, 2001, vol. 3, no. 2, pp. 1452–1457.
- [5] L. Zheng, J. E. Fletcher, B. W. Williams, and X. He, "A novel direct torque control scheme for a sensorless five-phase induction motor drive," *IEEE Trans. Ind. Electron.*, vol. 58, no. 2, pp. 503–513, 2011.
- [6] M. Rosic and M. Bebic, "Analysis of Torque Ripple Reduction in Induction Motor DTC Drive with Multiple Voltage Vectors," *Adv. Electr. Comput. Eng.*, vol. 15, no. 1, pp. 105–114, 2015.
- [7] I. Takahashi and T. Noguchi, "A New Quick-Response and High-Efficiency Control Strategy of an Induction Motor," *IEEE Trans. Ind. Appl.*, vol. IA-22, no. 5, pp. 820–827, Sep. 1986.
- [8] M. Rosić, M. Bebić, and N. Đorđević, "Torque Ripple Reduction in DTC with Discretized Voltage Intensities," in *18th International Symposium on POWER ELECTRONICS - EE2015*, 2015, pp. 1–6.
- [9] M. Rosić, M. Bjekić, and M. Božić, "Modeling of Direct Torque Control wuth discrete voltage cectors in simulink," in *Proc. 56th ETRAN Conference, Zlatibor, June 11-14, 2012*, 2012, p. EE2.3. 1–4.
- [10] M. Rosic, A. Lazic, and M. Bozic, "Graphical user interface for comparasion of Direct Torque Control characteristics of Induction Motor with discrete and continuous voltage vectors," in *5th International Conference TECHNICS AND INFORMATICS IN EDUCATION TIO 2014, Faculty of Technical Sciences Čačak, 30–31th May 2014*, 2014, no. May, pp. 175–181.
- [11] J. Hu and B. Wu, "New integration algorithms for estimating motor flux over a wide speed range," *IEEE Trans. Power Electron.*, vol. 13, no. 5, pp. 969–977, 1998.
- [12] J. Holtz and J. Quan, "Sensorless vector control of induction motors at very low speed using a nonlinear inverter model and parameter identification," *IEEE Trans. Ind. Appl.*, vol. 38, no. 4, pp. 1087–1095, Jul. 2002.
- [13] A. W. F. Silveira, D. A. Andrade, C. A. Bissochi, T. S. Tavares, and L. C. S. Gomes, "A Comparative Study Between Tree Philosophies of Stator Flux Estimation for Induction Motor Drive," *2007 IEEE Int. Electr. Mach. Drives Conf.*, vol. 2, no. 1, pp. 1171–1176, May 2007.
- [14] P. L. Jansen and R. D. Lorenz, "A Physically Insightful Approach to the Design and Accuracy Assessment of Flux Observers for Field Oriented Induction Machine Drives," *IEEE Trans. Ind. Appl.*, vol. 30, no. 1, pp. 101–110, 1994.
- [15] B. E. Heinbokel and R. D. Lorenz, "Robustness Evaluation of Deadbeat , Direct Torque and Flux Control for Induction Machine Drives Induction Machine Model and DB-DTFC," in *EPE '09. 13th European Conference on Power Electronics and Applications, 2009*, 2009, pp. 1–10.
- [16] M. Rosic, "Ripple reduction in Direct Torque Control of induction motor by using multilevel comparators," - doctoral dissertation, University of Belgrade, Faculty of Electrical Engineering, 2016.